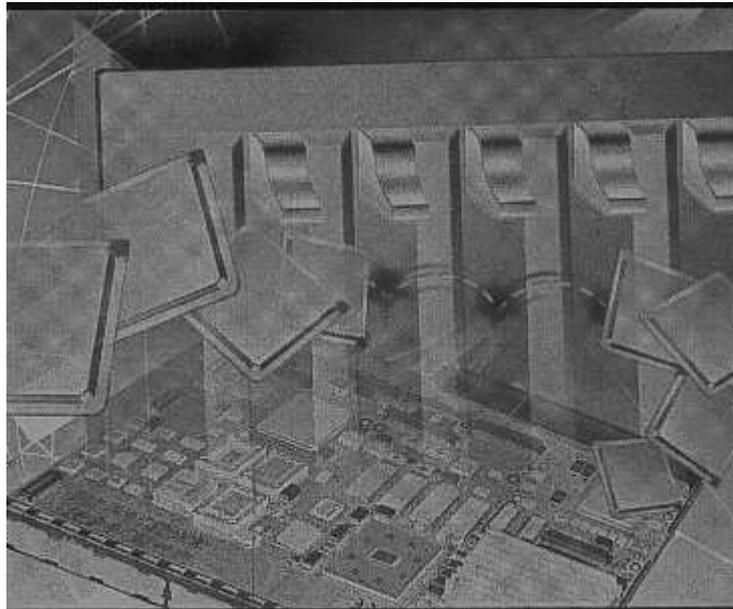


# **Entrées sorties**

Support de cours



Un système minimum pour être opérationnel doit pouvoir communiquer avec l'extérieur. Cette communication revêt plusieurs aspects : il peut s'agir d'une entrée sortie directe, par liaison.

Dans le cas d'une entrée sortie directe, le système fournit un niveau logique, une modulation de largeur d'impulsion (M.L.I.) ou via un convertisseur une grandeur analogique qui permet de commander un dispositif de type actionneur. Les principaux problèmes à résoudre dans ce cas relèvent d'une part de l'utilisation de composants spécifiques pour générer cette entrée sortie : port parallèle, relais, composants spécialisés pour la MLI et d'autre part de problèmes électriques comme la protection contre des surtensions.

Dans le cas d'une entrée sortie par liaison, il s'agit de communiquer avec un système similaire : ordinateur, carte, imprimante, entrée sortie déportée etc. à plus ou moins grande distance. Les données transférées sont alors de type numérique : caractère ASCII, code 4/5bits ou encore données brutes. Les problèmes à résoudre sont alors liés à la distance entre les deux dispositifs. Cette distance impose le mode de transmission : parallèle série, le type de support, les techniques de codage utilisées.

Ce chapitre est entièrement consacré aux différentes techniques pour mettre en œuvre les entrées sorties. La première partie concerne la mise en œuvre de bus parallèle puis nous nous intéresserons aux liaisons normalisées : E.I.A. 232, E.I.A. 485, MODBUS, P.C.I., S.C.S.I..

# Plan du cours



## I – Liaison parallèle

- 1.1 – Principe
- 1.2 – Mise en œuvre

## II – Liaison série

- 2.1 – Principe et normalisation
- 2.2 – EIA 232
  - 22.1 – Format des données
  - 22.2 – Signaux de contrôle
  - 22.3 – Connecteurs
  - 22.4 – Drivers de ligne
  - 22.5 – UART
    - 225.1 – 68681
    - 225.2 – 8251/16555

## III – Réseau

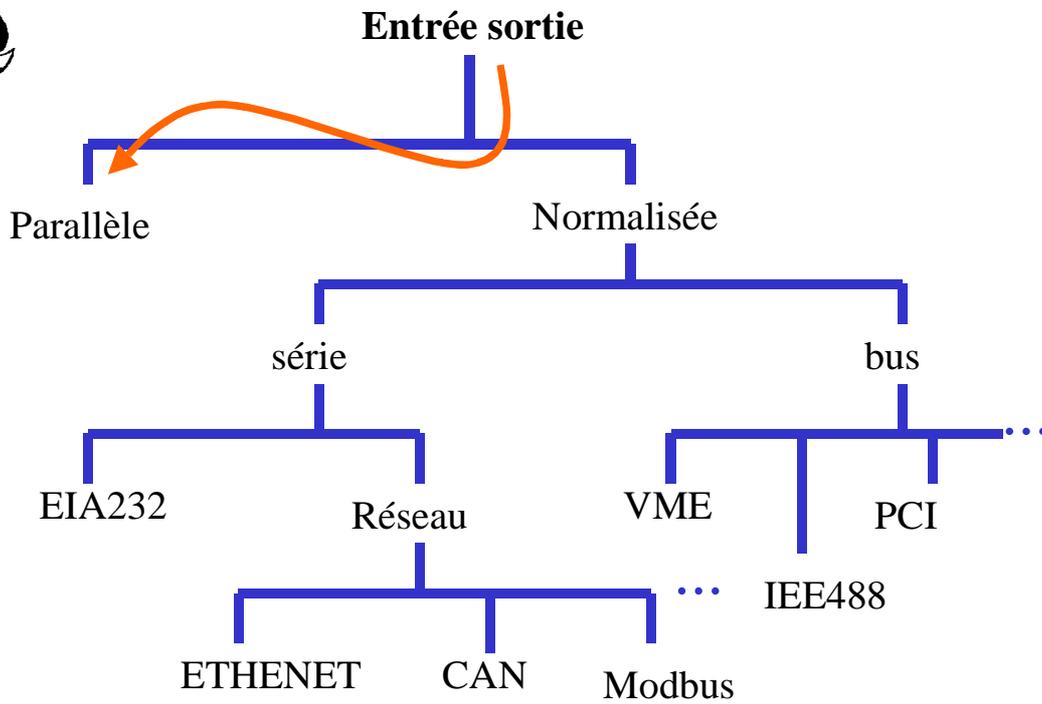
- 3.1 – Introduction et rappel
- 3.2 – Interface
  - 32.1 – Normes
  - 32.2 – EIA 485
  - 32.3 – Transmission numérique
- 3.3 – Modbus
  - 33.1 – Modèle
  - 33.2 – Mise en œuvre
  - 33.3 – Trame
- 33.4 - Protocole

## IV – Bus normalisé

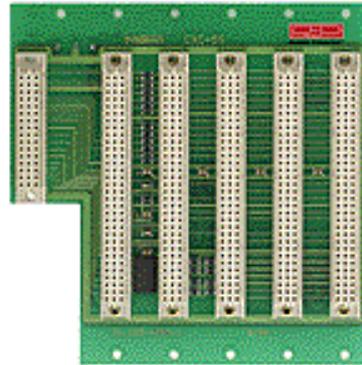
- 4.1 – Principe
- 4.2 – PCI
  - 42.1 – Connectique
  - 42.2 – Echanges
- 4.3 – SCSI
  - 43.1 – Normes
  - 43.2 – Connecteurs
  - 43.3 – Câblage



## Différents type d'entrée sortie



## Bus parallèle Bus de la carte IUC32

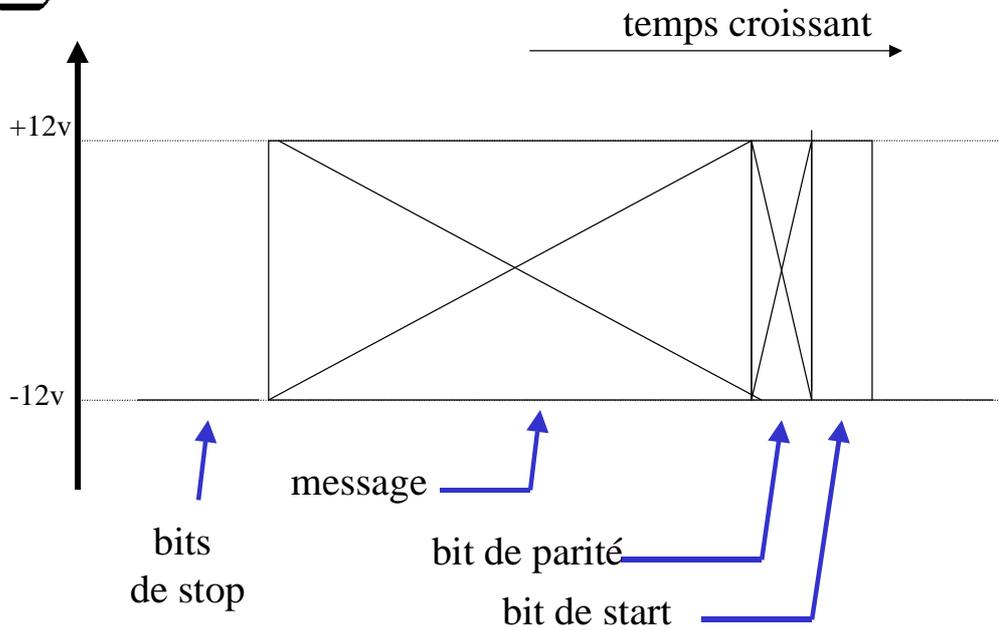


Broches	Colonne A	Colonne B	Colonne C
1	PC0/IRQ1	PA8	PB6
2	PC1/IRQ2	PA10	PB5
3	PC2/IRQ3	GND	PB4
4	PC3/IRQ4	PA3	PB11
5	PB0	PB13	PA14
6	PB1	GND	PA15
7	Vcc	PB15	Vcc
8	PB2	PC11	PA7
9	PB3	GND	PA6
10	PB8	PA2	PB7
11	PB16	PB10	PC9
12	PB9	GND	PB14
13	PB17	PC6	PC8
14	VccC	PC7	Vcc
15	CS5	GND	PA12
16	AS	PC10	PA13
17	R/W	SYSR	PA5
18	UDS	GND	PA4
19	LDS	EDTACK	Vcc
20	Vcc	16 Mhz CLK	CXC CS2
21	A1	GND	CXC CS3
22	A2	CXC CS0	CXC CS4
23	A3	CXC CS1	CXC CS5
24	A4	GND	CXC CS6
25	A5	A6	CXC CS7
26	Vcc	A7	Vcc
27	D0	GND	D10
28	D1	D6	D11
29	D2	D7	D12
31	D3	GND	D13
31	D4	D8	D14
32	D5	D9	D15

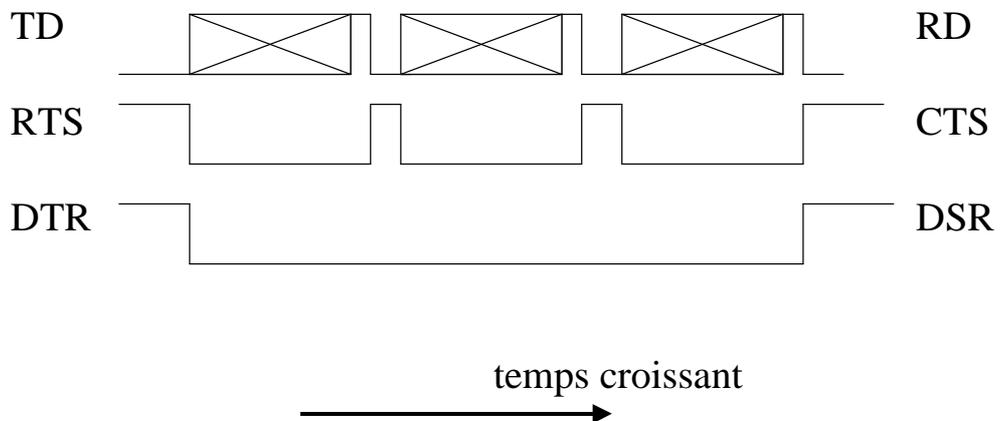
Adresse de base	Chip select
\$0BF70000	CXC CS0
\$0BF70400	CXC CS1
\$0BF70800	CXC CS2
\$0BF70C00	CXC CS3
\$0BF71000	CXC CS4
\$0BF71400	CXC CS5
\$0BF71800	CXC CS6
\$0BF71C00	CXC CS7



**Entrée sortie normalisée**  
**Liaison série EIA 232 (RS232)**  
**Format des données**



**Entrée sortie normalisée**  
**Liaison série EIA 232 (RS232)**  
**Signaux de contrôle**





# Entrée sortie normalisée

## Liaison série EIA 232 (RS232)

### Connecteur

**Plug**



**Selection Guide**  
For Product Features, Specifications, Materials and Finishes, see pages 2-3.

**Reader's Resource**  
For contact cavity arrangements, see page 224.  
For P.C. hole patterns, see page 274.  
For panel cutouts, see page 221.

**Part Numbers**

Shell Size	Layout	Through Hole	Clinch Nut # 4-40 UNC	Clinch Nut M3	Press-In Bolt # 4-40 UNC	Press-In Bolt M3
DE	9	DENG9P-P1	DENG9P-P1	DENG9P-P1	DENG9P-P1	DENG9P-P1
DA	15	DANG15P-P1	DANG15P-P1	DANG15P-P1	DANG15P-P1	DANG15P-P1
DB	25	DBNG25P-P1	DBNG25P-P1	DBNG25P-P1	DBNG25P-P1	DBNG25P-P1
DC	37	DCNG37P-P1	DCNG37P-P1	DCNG37P-P1	DCNG37P-P1	DCNG37P-P1
DD	50	DDNG50P-P1	DDNG50P-P1	DDNG50P-P1	DDNG50P-P1	DDNG50P-P1

Note: For performance class 1 (gold over PdNi finish) add -408. Example: DENG9P-P1-408.

**Specifications**

Current Rating	5 A / 25°C, 3.5 A / 70°C ambient
Temperature Rating	-55°C to 125°C
Contact Resistance	10 mΩ
Test Voltage	1200 Vrms at Sea Level
Ø Plated Through Hole	1.09 - 0.94 (.043 - .037)
PC Tail Press-in Force	100N/contact max.
PC Tail Push-out Force	30N/contact min.
PC Board Thickness	3.20 - 1.60 (.125 - .062)

**Materials and Finishes**

Description	Material	Finish
Shell	Steel	Tin
Insulator	Thermoplastic, UL 94V-0	None (color: black)
Contact	Copper Alloy	Gold over Nickel (Standard) or Gold over PdNi (-408)
Hardware	Steel/Copper Alloy	Tin/Zinc



# Entrée sortie normalisée

## Liaison série EIA 232 (RS232)

### Connecteur - Brochage

broche	signal	signification
1	CD	Carrier Detect
2	RD	Received Data
3	TD	Transmitted Data
4	DTR	Data Terminal Ready
5	SG	Signal Ground
6	DSR	Data Set Ready
7	RTS	Request to Send
8	CTS	Clear To send
9	RI	Ring Indicator

connecteur 9 broches

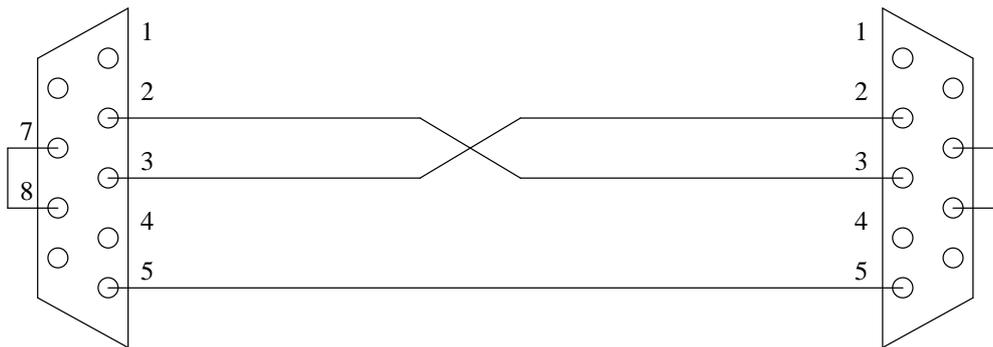
Broche	Signal
1	GND
2	RD
3	TD
4	CTS
5	RTS
6	DSR
7	SG
8	CD
9	
10	
11	
12	SCD
13	SRTS
14	SRD
15	TC
16	STD
17	RC
18	LL
19	SCTS
20	DTR
21	RL
22	RI
23	DSRS
24	ETC
25	TM

connecteur 25 broches



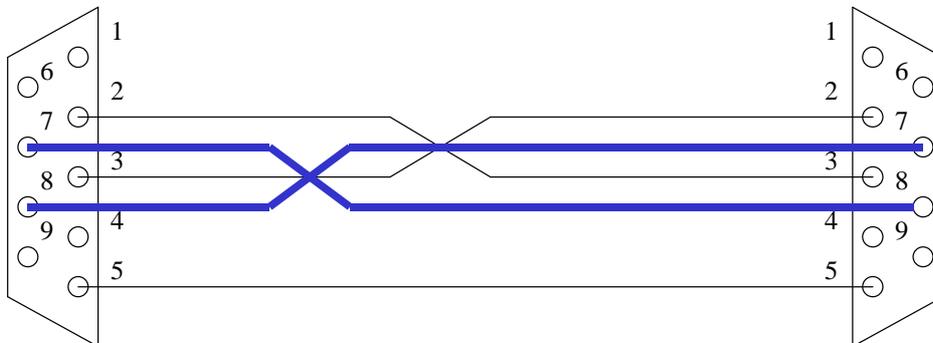
**Entrée sortie normalisée**  
**Liaison série EIA 232 (RS232)**  
**Liaison DTE - DTE trois fils**

broche	signal
1	CD
2	RD
3	TD
4	DTR
5	SG
6	DSR
7	RTS
8	CTS
9	RI



**Entrée sortie normalisée**  
**Liaison série EIA 232 (RS232)**  
**Liaison DTE - DTE cinq fils**

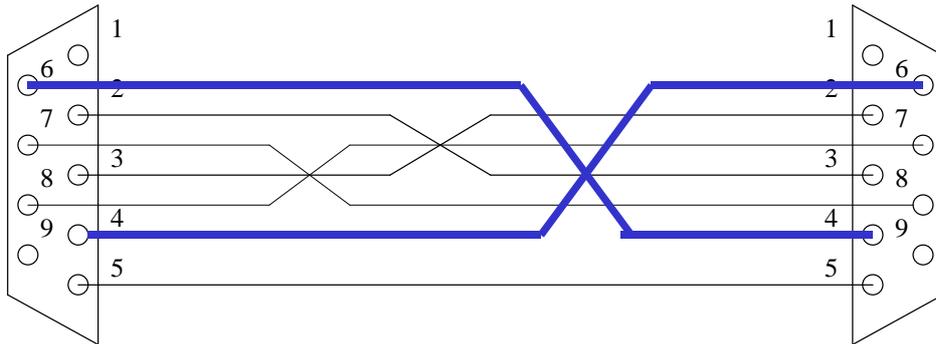
broche	signal
1	CD
2	RD
3	TD
4	DTR
5	SG
6	DSR
7	RTS
8	CTS
9	RI



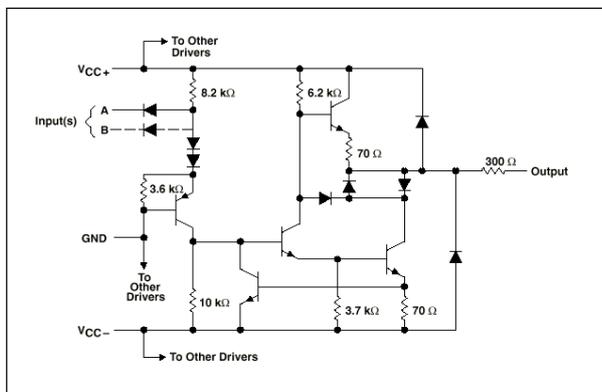
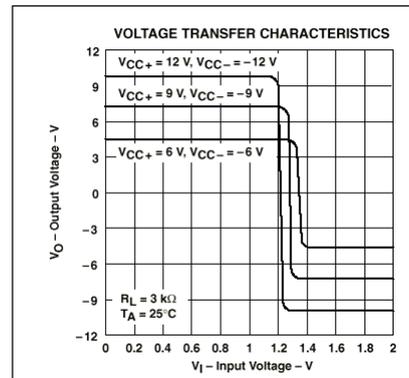
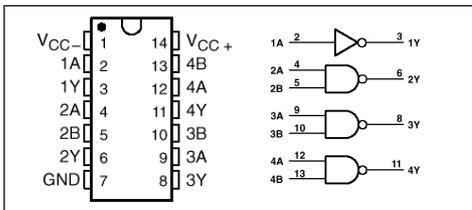


**Entrée sortie normalisée**  
**Liaison série EIA 232 (RS232)**  
**Liaison DTE - DTE sept fils**

broche	signal
1	CD
2	RD
3	TD
4	DTR
5	SG
6	DSR
7	RTS
8	CTS
9	RI



**Entrée sortie normalisée**  
**Liaison série EIA 232 (RS232)**  
**Mise en œuvre - Driver de lignes 1488**



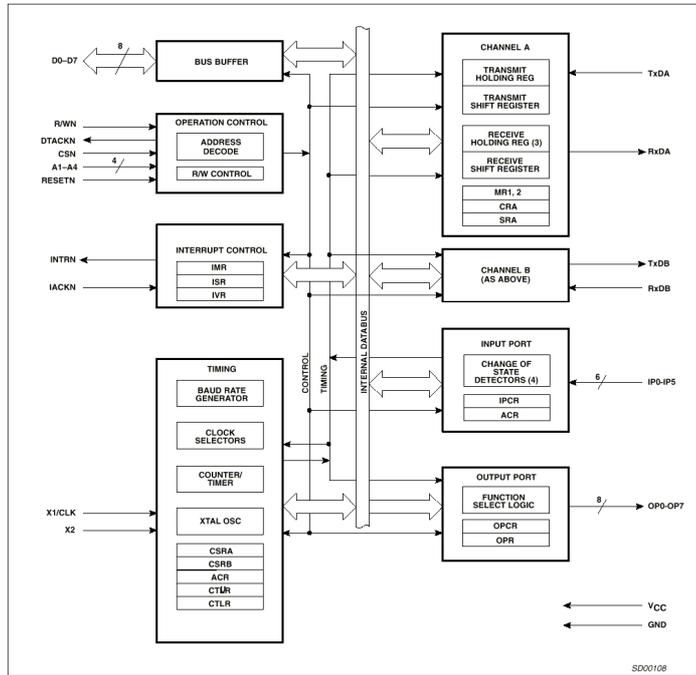
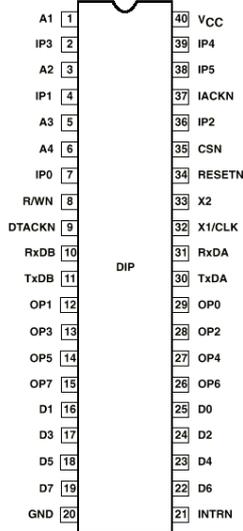




# Entrée sortie normalisée

## Liaison série EIA 232 (RS232)

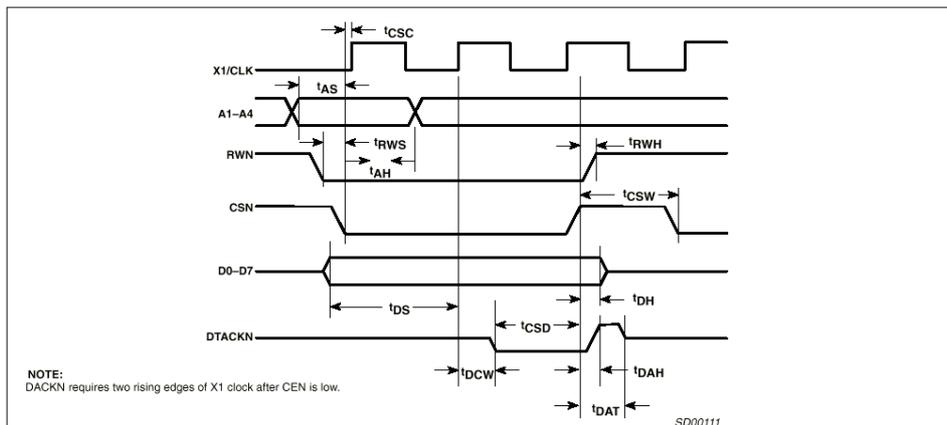
### Mise en œuvre - UART - 68681 de Motorola



# Entrée sortie normalisée

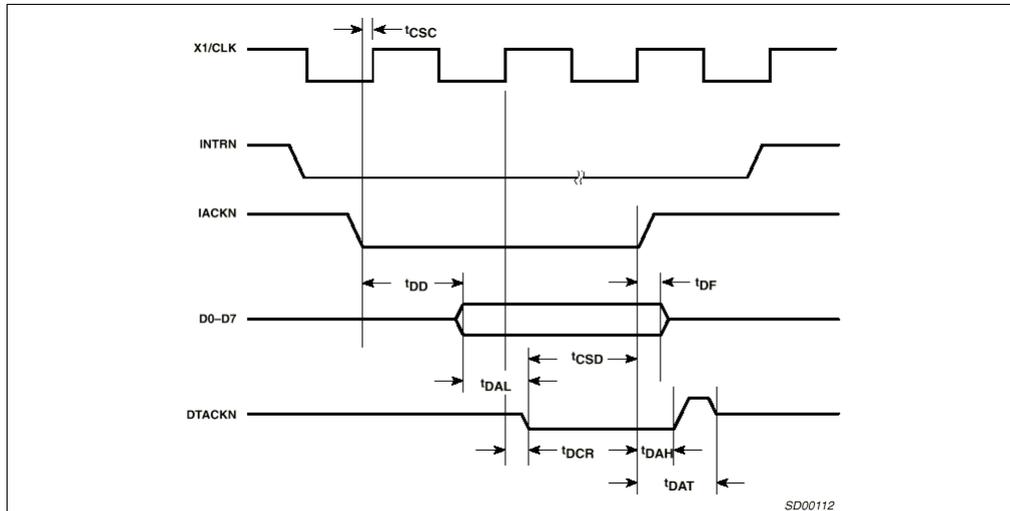
## Liaison série EIA 232 (RS232)

### Mise en œuvre - UART - 68681 de Motorola





**Entrée sortie normalisée**  
**Liaison série EIA 232 (RS232)**  
**Mise en œuvre - UART - 68681 de Motorola**



**Entrée sortie normalisée**  
**Liaison série EIA 232 (RS232)**  
**Mise en œuvre - UART - 68681 de Motorola**

A4	A3	A2	A1	READ (R/WN = 1)	WRITE (R/WN = 0)
0	0	0	0	Mode Register A (MR1A, MR2A)	Mode Register A (MR1A, MR2A)
0	0	0	1	Status Register A (SRA)	Clock Select Register A (CSRA)
0	0	1	0	BRG Test	Command Register A (CRA)
0	0	1	1	Rx Holding Register A (RHRA)	Tx Holding Register A (THRA)
0	1	0	0	Input Port Change Register (IPCR)	Aux. Control Register (ACR)
0	1	0	1	Interrupt Status Register (ISR)	Interrupt Mask Register (IMR)
0	1	1	0	Counter/Timer Upper Value (CTU)	C/T Upper Preset Value (CRUR)
0	1	1	1	Counter/Timer Lower Value (CTL)	C/T Lower Preset Value (CTLR)
1	0	0	0	Mode Register B (MR1B, MR2B)	Mode Register B (MR1B, MR2B)
1	0	0	1	Status Register B (SRB)	Clock Select Register B (CSRB)
1	0	1	0	1X/16X Test	Command Register B (CRB)
1	0	1	1	Rx Holding Register B (RHRB)	Tx Holding Register B (THRb)
1	1	0	0	Interrupt Vector Register (IVR)	Interrupt Vector Register (IVR)
1	1	0	1	Input Ports IP0 to IP6	Output Port Conf. Register (OPCR)
1	1	1	0	Start Counter Command	Set Output Port Bits Command
1	1	1	1	Stop Counter Command	Reset Output Port Bits Command

\* See Table 6 for BRG Test frequencies in this data sheet, and "Extended baud rates for SCN2681, SCN68681, SCC2691, SCC2692, SCC68681 and SCC2698B" in application notes elsewhere in this publication



# Entrée sortie normalisée

## Liaison série EIA 232 (RS232)

### Mise en œuvre - UART - 68681 de Motorola

MR1A MR1B	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
	RxRTS CONTROL	RxINT SELECT	ERROR MODE*	PARITY MODE	PARITY TYPE	BITS PER CHARACTER		
0 = No 1 = Yes	0 = RxRDY 1 = FFULL	0 = Char 1 = Block	00 = With Parity 01 = Force Parity 10 = No Parity 11 = Multidrop Mode	0 = Even 1 = Odd	00 = 5 01 = 6 10 = 7 11 = 8			

**NOTE:**

\*In block error mode, block error conditions must be cleared by using the error reset command (command 4x) or a receiver reset.

MR2A MR2B	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
	CHANNEL MODE	TxRTS CONTROL	CTS ENABLE Tx	STOP BIT LENGTH*				
00 = Normal 01 = Auto-Echo 10 = Local loop 11 = Remote loop	0 = No 1 = Yes	0 = No 1 = Yes	0 = 0.563 1 = 0.625 2 = 0.688 3 = 0.750	4 = 0.813 5 = 0.875 6 = 0.938 7 = 1.000	8 = 1.563 9 = 1.625 A = 1.688 B = 1.750	C = 1.813 D = 1.875 E = 1.938 F = 2.000		

**NOTE:**

\*Add 0.5 to values shown for 0 - 7 if channel is programmed for 5 bits/char.

CSRA CSRB	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
	RECEIVER CLOCK SELECT				TRANSMITTER CLOCK SELECT			
See Text				See Text				

**NOTE:**

\* See Table 6 for BRG Test frequencies in this data sheet, and "Extended baud rates for SCN2681, SCN68681, SCC2691, SCC2692, SCC68681 and SCC2698B" in application notes elsewhere in this publication

CRA CRB	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
	MISCELLANEOUS COMMANDS		DISABLE Tx		ENABLE Tx		DISABLE Rx	
Not used - should be 0	See Text			0 = No 1 = Yes				

**NOTE:**

\*Access to the upper four bits of the command register should be separated by three (3) edges of the X1 clock. A disabled transmitter cannot be loaded.



# Entrée sortie normalisée

## Liaison série EIA 232 (RS232)

### Mise en œuvre - UART - 68681 de Motorola

SRA SRB	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
	RECEIVED BREAK*	FRAMING ERROR*	PARITY ERROR*	OVERRUN ERROR	TxEINT	TxRDY	FFULL	RxRDY
0 = No 1 = Yes								

**NOTE:**

\*These status bits are appended to the corresponding data character in the receive FIFO. A read of the status provides these bits (7:5) from the top of the FIFO together with bits (4:0). These bits are cleared by a "reset error status" command. In character mode they are discarded when the corresponding data character is read from the FIFO. In block error mode, block error conditions must be cleared by using the error reset command (command 4x) or a receiver reset.

OPCR	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
	OP7	OP6	OP5	OP4	OP3		OP2	
0 = OPR[7] 1 = TxRDYB	0 = OPR[6] 1 = TxRDYA	0 = OPR[5] 1 = RxRDY/ FFULLB	0 = OPR[4] 1 = RxRDY/ FFULLA	00 = OPR[3] 01 = C/T OUTPUT 10 = TxCB(1x) 11 = RxCB(1x)	00 = OPR[2] 01 = TxCA(16x) 10 = TxCA(1x) 11 = RxCA(1x)			

OPR	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
OPR bit	0	1	0	1	0	1	0	1
OP pin	1	0	1	0	1	0	1	0

**NOTE:**

The level at the OP pin is the inverse of the bit in the OPR register.

ACR	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
	BRG SET SELECT	COUNTER/TIMER MODE AND SOURCE			DELTA IP3 INT	DELTA IP2 INT	DELTA IP1 INT	DELTA IP0 INT
0 = set 1 1 = set 2	See Table 4			0 = Off 1 = On				



# Entrée sortie normalisée

## Liaison série EIA 232 (RS232)

### Mise en œuvre - UART - 68681 de Motorola

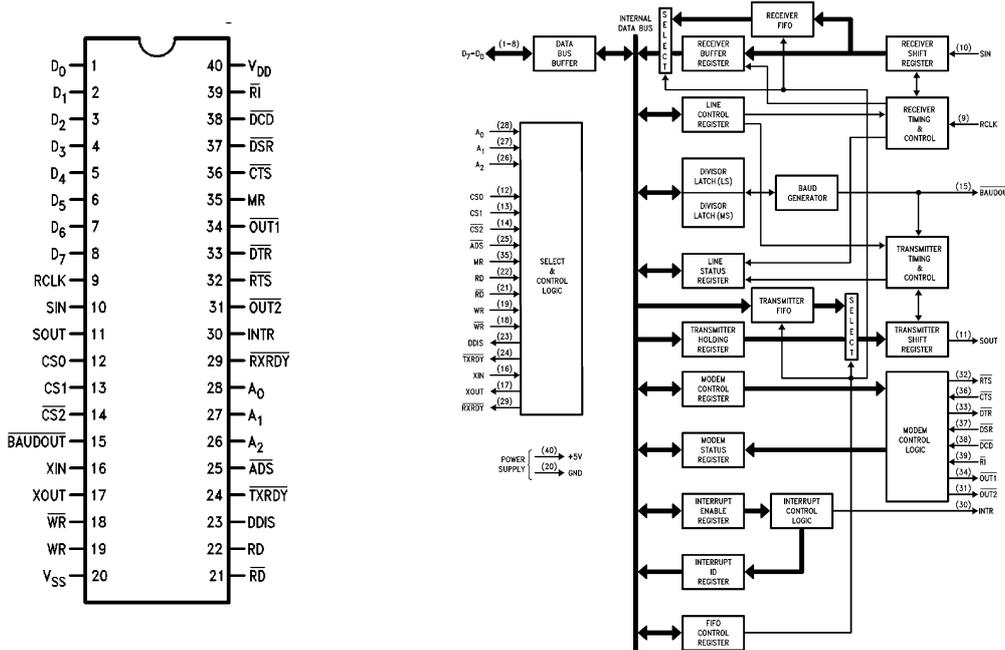
IPCR	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
	DELTA IP3	DELTA IP2	DELTA IP1	DELTA IP0	IP3	IP2	IP1	IP0
	0 = No 1 = Yes	0 = No 1 = Yes	0 = No 1 = Yes	0 = No 1 = Yes	0 = Low 1 = High			
ISR	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
	INPUT PORT CHANGE	DELTA BREAK B	RxRDY/FFULLB	TxRDYB	COUNTER READY	DELTA BREAK A	RxRDY/FFULLA	TxRDYA
	0 = No 1 = Yes	0 = No 1 = Yes	0 = No 1 = Yes	0 = No 1 = Yes	0 = No 1 = Yes	0 = No 1 = Yes	0 = No 1 = Yes	0 = No 1 = Yes
IMR	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
	IN. PORT CHANGE INT	DELTA BREAK B INT	RxRDY/FFULLB INT	TxRDYB INT	COUNTER READY INT	DELTA BREAK A INT	RxRDY/FFULLA INT	TxRDYA INT
	0 = Off 1 = On	0 = Off 1 = On	0 = Off 1 = On	0 = Off 1 = On	0 = Off 1 = On	0 = Off 1 = On	0 = Off 1 = On	0 = Off 1 = On
CTUR	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
	C/T[15]	C/T[14]	C/T[13]	C/T[12]	C/T[11]	C/T[10]	C/T[9]	C/T[8]
CTLR	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
	C/T[7]	C/T[6]	C/T[5]	C/T[4]	C/T[3]	C/T[2]	C/T[1]	C/T[0]
IVR	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
	IVR[7]	IVR[6]	IVR[5]	IVR[4]	IVR[3]	IVR[2]	IVR[1]	IVR[0]



# Entrée sortie normalisée

## Liaison série EIA 232 (RS232)

### Mise en œuvre - UART - 8251/16550 Intel





# Entrée sortie normalisée

## Liaison série EIA 232 (RS232)

### Mise en œuvre - UART - 8251/16550 Intel

DLAB	A <sub>2</sub>	A <sub>1</sub>	A <sub>0</sub>	Register
0	0	0	0	Receiver Buffer (read), Transmitter Holding Register (write)
0	0	0	1	Interrupt Enable
X	0	1	0	Interrupt Identification (read)
X	0	1	0	FIFO Control (write)
X	0	1	1	Line Control
X	1	0	0	MODEM Control
X	1	0	1	Line Status
X	1	1	0	MODEM Status
X	1	1	1	Scratch
1	0	0	0	Divisor Latch (least significant byte)
1	0	0	1	Divisor Latch (most significant byte)



# Entrée sortie normalisée

## Liaison série EIA 232 (RS232)

### Mise en œuvre - UART - 8251/16550 Intel

**TABLE II. Summary of Registers**

Bit No.	Register Address											
	0 DLAB=0	0 DLAB=0	1 DLAB=0	2	2	3	4	5	6	7	0 DLAB=1	1 DLAB=1
	Receiver Buffer Register (Read Only)	Transmitter Holding Register (Write Only)	Interrupt Enable Register	Interrupt Ident. Register (Read Only)	FIFO Control Register (Write Only)	Line Control Register	MODEM Control Register	Line Status Register	MODEM Status Register	Scratch Register	Divisor Latch (LS)	Divisor Latch (MS)
	RBR	THR	IER	IIR	FCR	LCR	MCR	LSR	MSR	SCR	DLL	DLM
0	Data Bit 0 (Note 1)	Data Bit 0	Enable Received Data Available Interrupt (ERBFI)	"0" if Interrupt Pending	FIFO Enable	Word Length Select Bit 0 (WLS0)	Data Terminal Ready (DTR)	Data Ready (DR)	Delta Clear to Send (DCTS)	Bit 0	Bit 0	Bit 6
1	Data Bit 1	Data Bit 1	Enable Transmitter Holding Register Empty Interrupt (ETBEI)	Interrupt ID Bit (0)	RCVR FIFO Reset	Word Length Select Bit 1 (WLS1)	Request to Send (RTS)	Overrun Error (OE)	Delta Data Set Ready (DDSR)	Bit 1	Bit 1	Bit 9
2	Data Bit 2	Data Bit 2	Enable Receiver Line Status Interrupt (ELSI)	Interrupt ID Bit (1)	XMIT FIFO Reset	Number of Stop Bits (STB)	Out 1	Parity Error (PE)	Trailing Edge Ring Indicator (TERI)	Bit 2	Bit 2	Bit 10
3	Data Bit 3	Data Bit 3	Enable MODEM Status Interrupt (EDSSI)	Interrupt ID Bit (2) (Note 2)	DMA Mode Select	Parity Enable (PEN)	Out 2	Framing Error (FE)	Delta Data Carrier Detect (DDCD)	Bit 3	Bit 3	Bit 11
4	Data Bit 4	Data Bit 4	0	0	Reserved	Even Parity Select (EPS)	Loop	Break Interrupt (BI)	Clear to Send (CTS)	Bit 4	Bit 4	Bit 12
5	Data Bit 5	Data Bit 5	0	0	Reserved	Stick Parity	0	Transmitter Holding Register (THRE)	Data Set Ready (DSR)	Bit 5	Bit 5	Bit 13
6	Data Bit 6	Data Bit 6	0	FIFOs Enabled (Note 2)	RCVR Trigger (LSB)	Set Break	0	Transmitter Empty (TEMT)	Ring Indicator (RI)	Bit 6	Bit 6	Bit 14
7	Data Bit 7	Data Bit 7	0	FIFOs Enabled (Note 2)	RCVR Trigger (MSB)	Divisor Latch Access Bit (DLAB)	0	Error in RCVR FIFO (Note 2)	Data Carrier Detect (DCD)	Bit 7	Bit 7	Bit 15

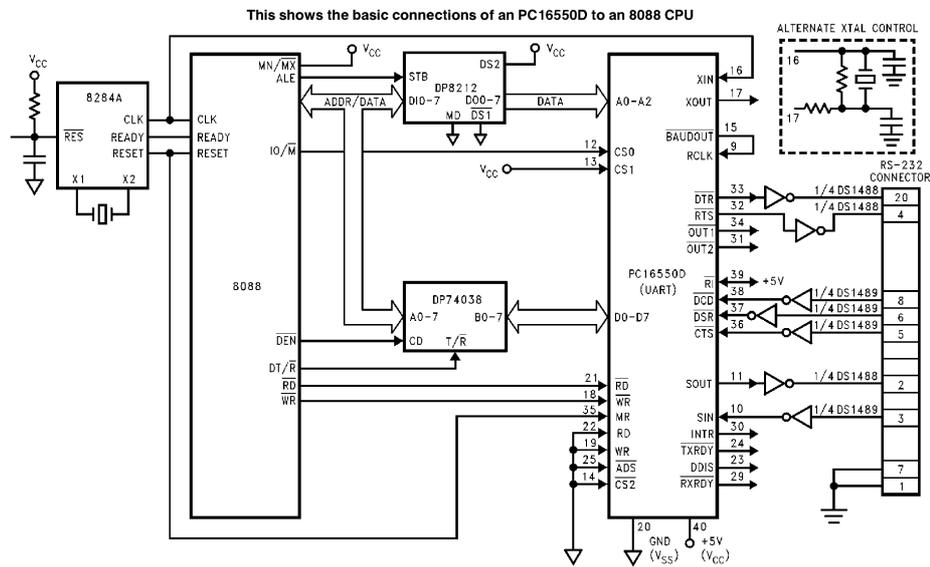
**Note 1:** Bit 0 is the least significant bit. It is the first bit serially transmitted or received.  
**Note 2:** These bits are always 0 in the 16450 Mode.



# Entrée sortie normalisée

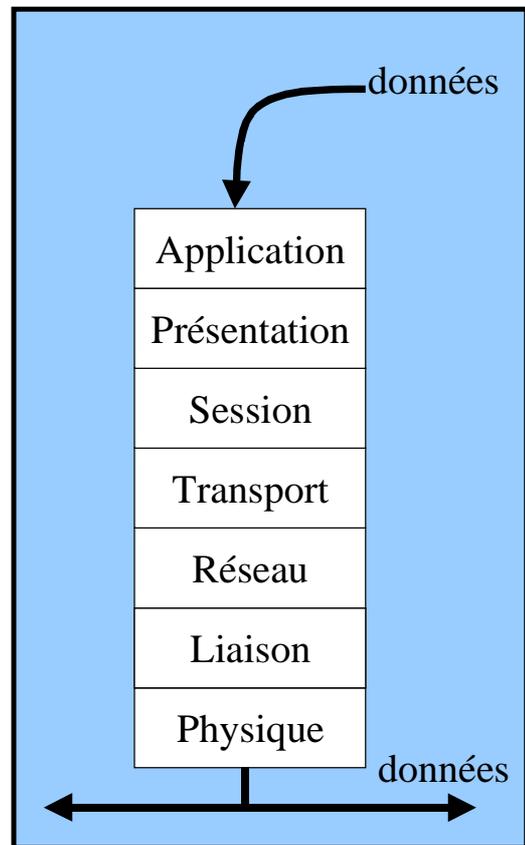
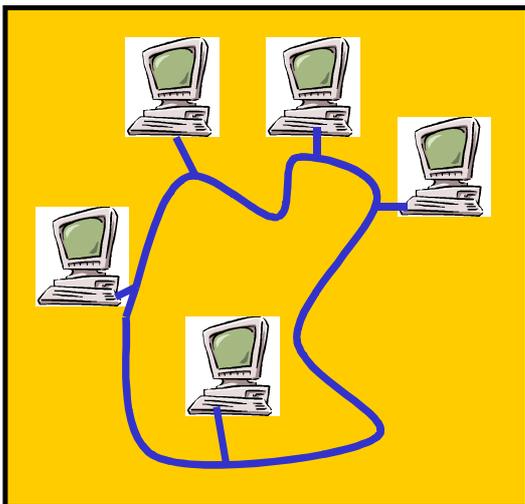
## Liaison série EIA 232 (RS232)

### Mise en œuvre - UART - 8251/16550 Intel



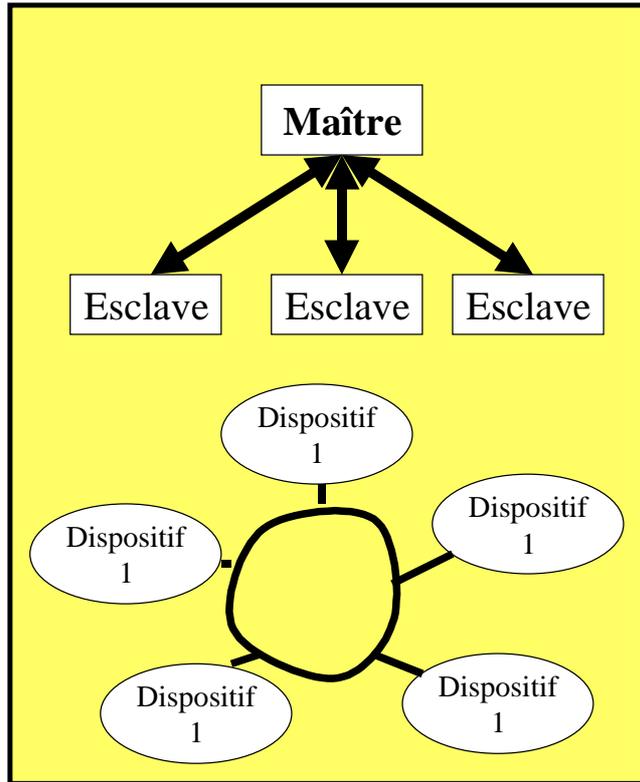
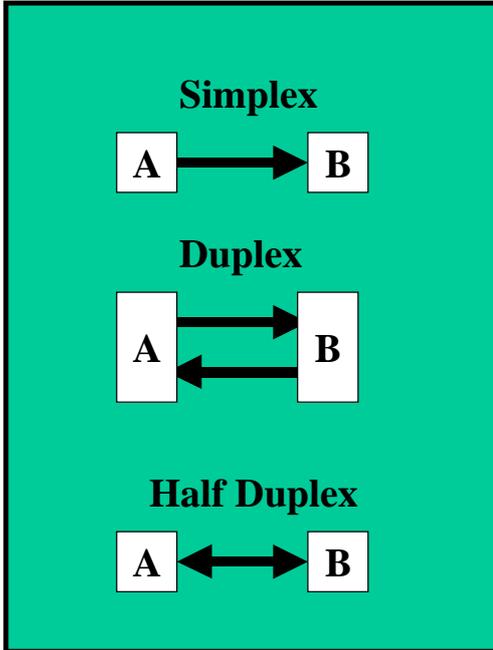
# Entrée sortie normalisée

## Réseau de terrain





## Entrée sortie normalisée Réseau de terrain Types de liaison

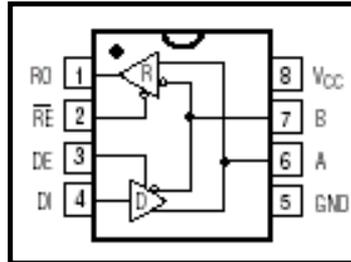


## Entrée sortie normalisée Réseau de terrain Interface

	<b>EIA 232</b>	<b>EIA422</b>	<b>EIA485</b>
<b>Mode</b>	Unipolaire	Différentiel	Différentiel
<b>Nombre de Tx</b>	1	1	32
<b>Nombre de Rx</b>	1	10	32
<b>Longueur de câble</b>	C<2500pf	1300 m	1300 m
<b>Amplitude de sortie min</b>	±5v	±2v	±1,5v
<b>Amplitude de sortie max</b>	±15v	±5v	±5v
<b>Amplitude d'entrée</b>	±25v	±7v	-7v à 12v
<b>Impédance de sortie Tx</b>	3KΩ – 7KΩ	100Ω	54Ω
<b>impédance d'entrée Rx</b>	3KΩ – 7KΩ	4KΩ	12KΩ
<b>Courant de sortie max</b>	500mA	150mA	250mA



**Entrée sortie normalisée**  
**Réseau de terrain**  
**Interface EIA 485 - Mise en œuvre MAX485**



**émission**

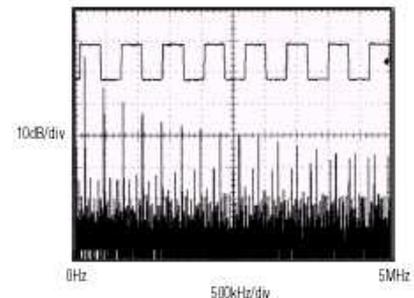
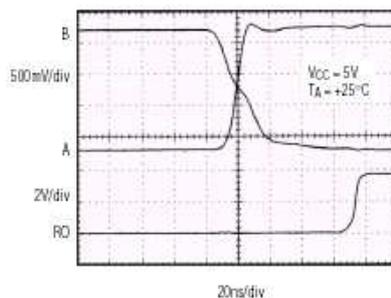
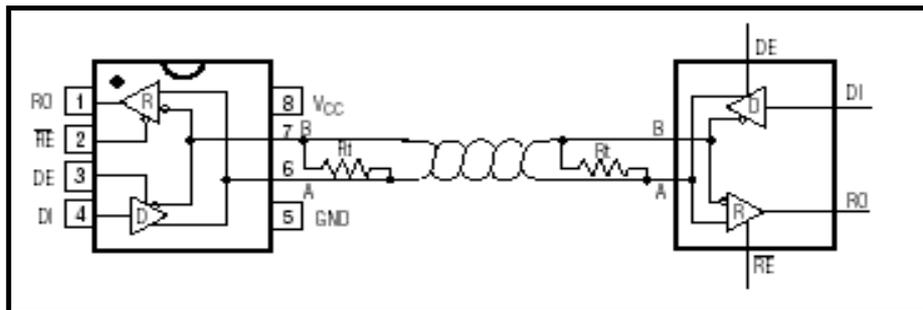
INPUTS			OUTPUTS	
RE	DE	DI	Z	Y
X	1	1	0	1
X	1	0	1	0
0	0	X	High-Z	High-Z
1	0	X	High-Z*	High-Z*

**réception**

INPUTS			OUTPUT
RE	DE	A-B	RO
0	0	$\geq +0.2V$	1
0	0	$\leq -0.2V$	0
0	0	Inputs open	1
1	0	X	High-Z*



**Entrée sortie normalisée**  
**Réseau de terrain**  
**Interface EIA 485 - Mise en œuvre MAX485**

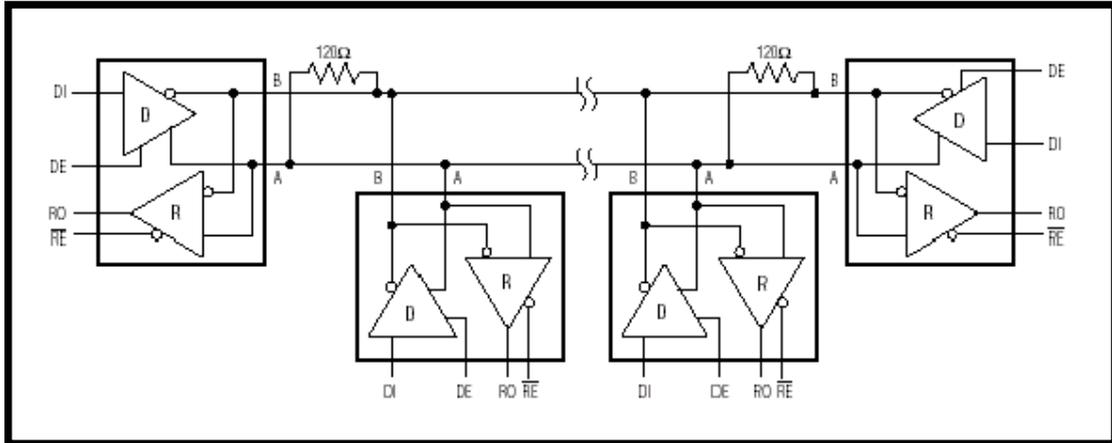




**Entrée sortie normalisée**

**Réseau de terrain**

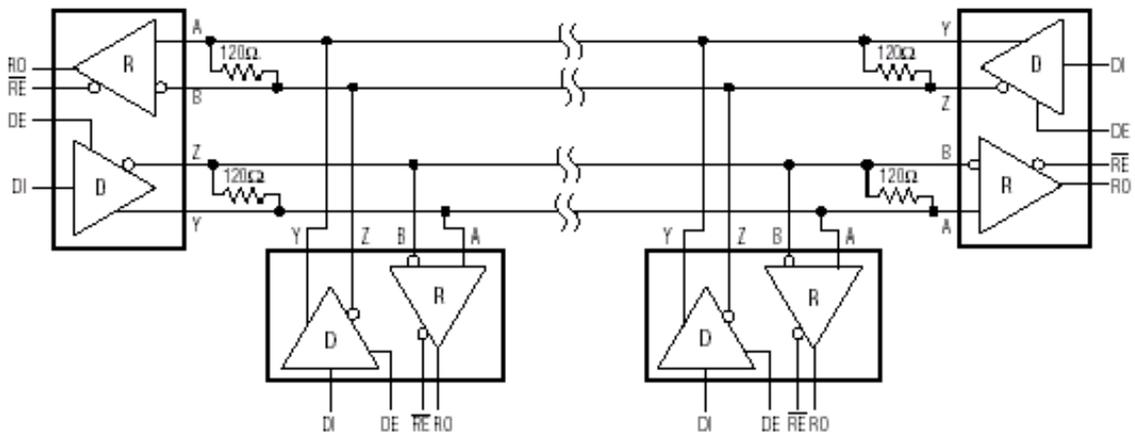
**Interface EIA 485 - Mise en œuvre MAX485**



**Entrée sortie normalisée**

**Réseau de terrain**

**Interface EIA 485 - Liaison full duplex (MAX 489)**

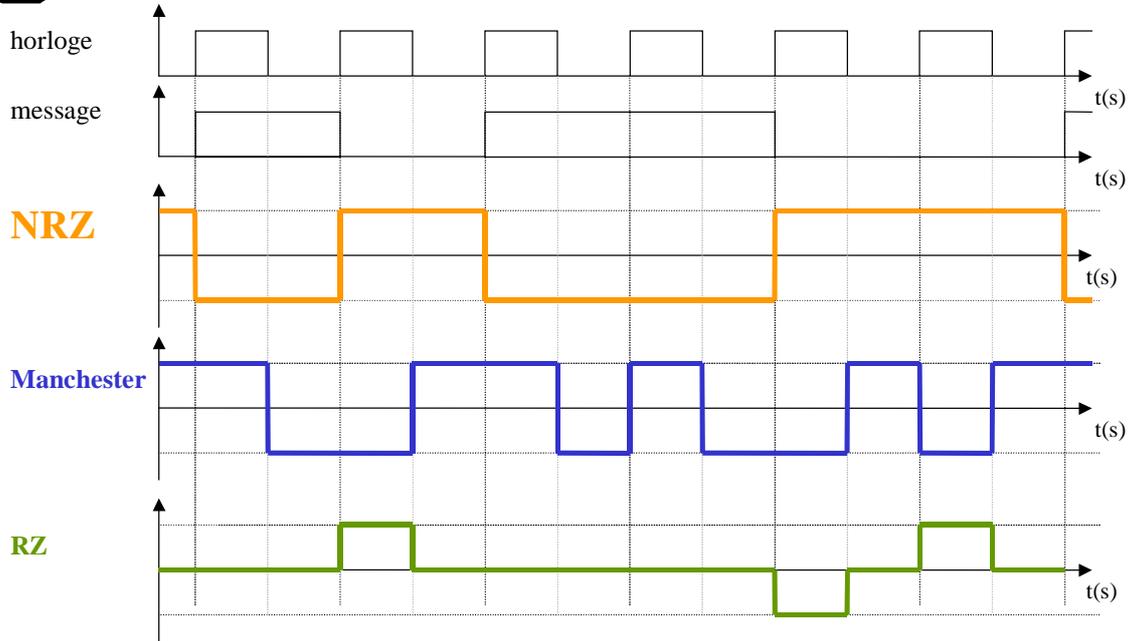




# Entrée sortie normalisée

## Réseau de terrain

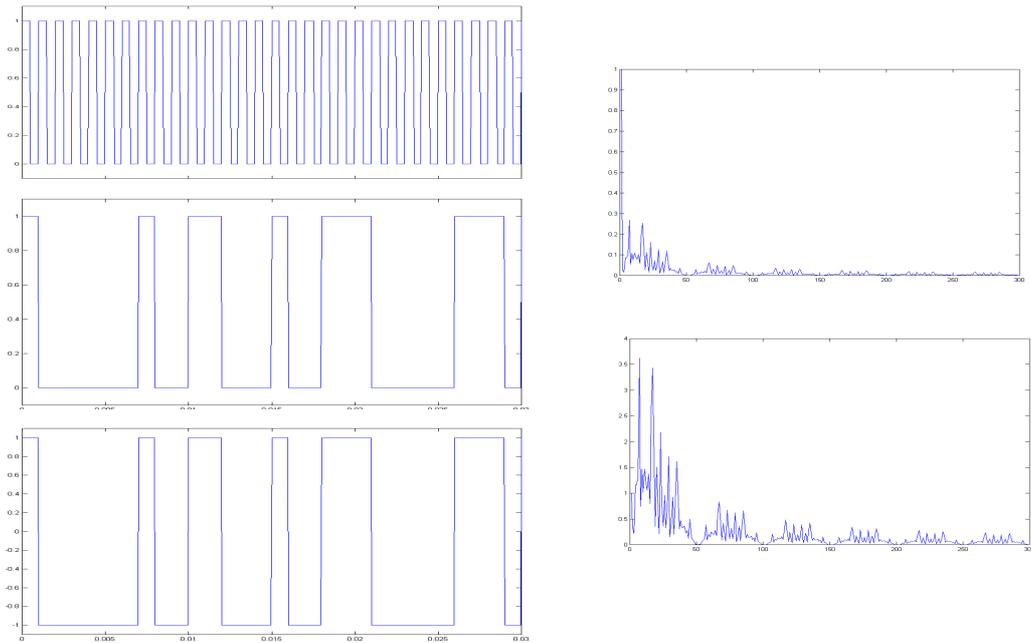
### Transmission numérique



# Entrée sortie normalisée

## Réseau de terrain

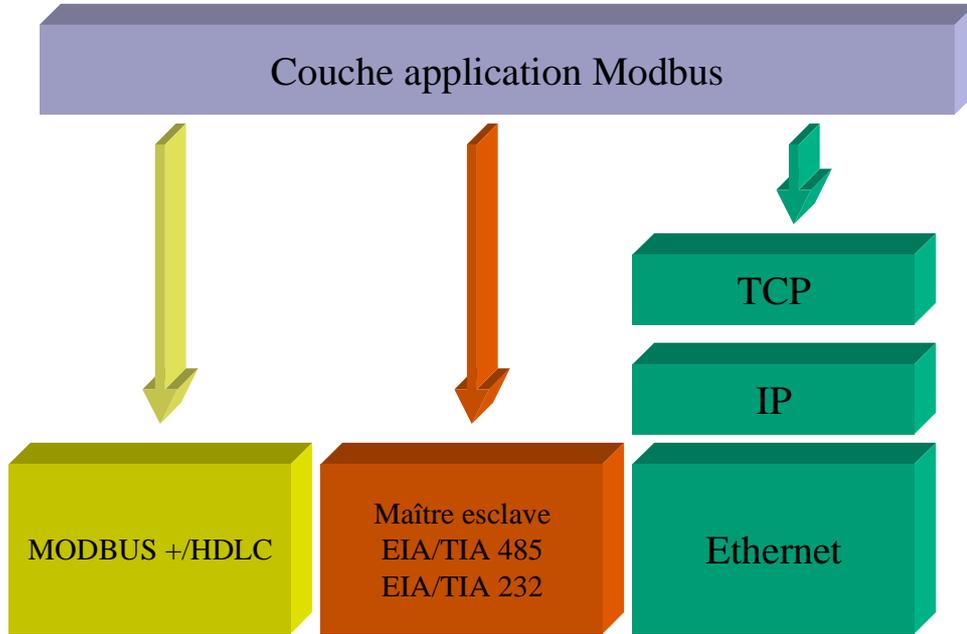
### Transmission numérique - code NRZ



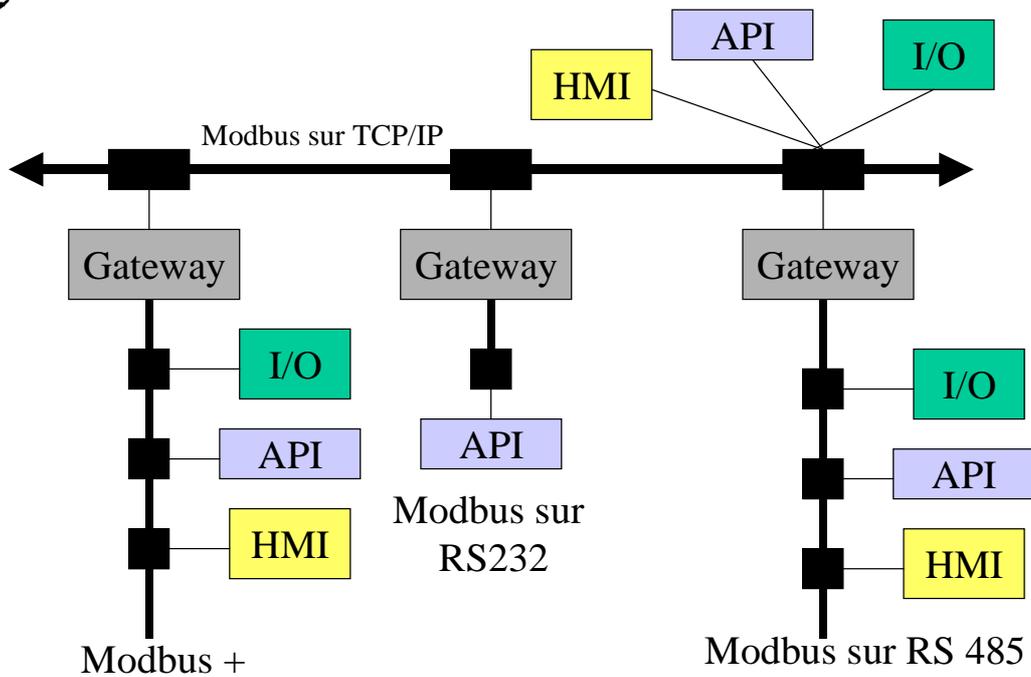




**Entrée sortie normalisée**  
**Réseau de terrain**  
**Exemple de mise en œuvre : Réseau Modbus**



**Entrée sortie normalisée**  
**Réseau de terrain**  
**Exemple de mise en œuvre : Réseau Modbus**





## Entrée sortie normalisée

### Réseau de terrain

#### Exemple de mise en œuvre : Réseau Modbus

délimiteur début	adresse esclave	n° fonction	données	CRC	délimiteurs fin
------------------	-----------------	-------------	---------	-----	-----------------

:	05	03	4A 02	62	CR LF
---	----	----	-------	----	-------

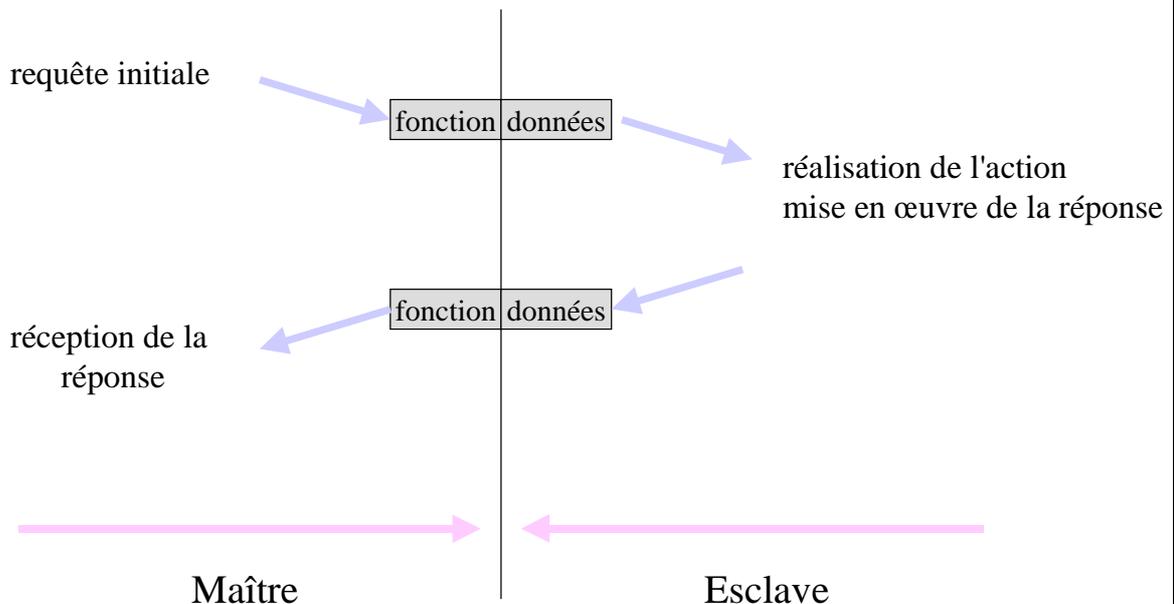
3a	30 35	30 33	34 41 30 32	36 32	0d 0a
----	-------	-------	-------------	-------	-------



## Entrée sortie normalisée

### Réseau de terrain

#### Exemple de mise en œuvre : Réseau Modbus





## Entrée sortie normalisée

### Réseau de terrain

#### Exemple de mise en œuvre : Réseau Modbus

127	Code fonction publique
110	Définition utilisateur
100	Code fonction publique
127	Définition utilisateur
65	Code fonction publique
1	



## Entrée sortie normalisée

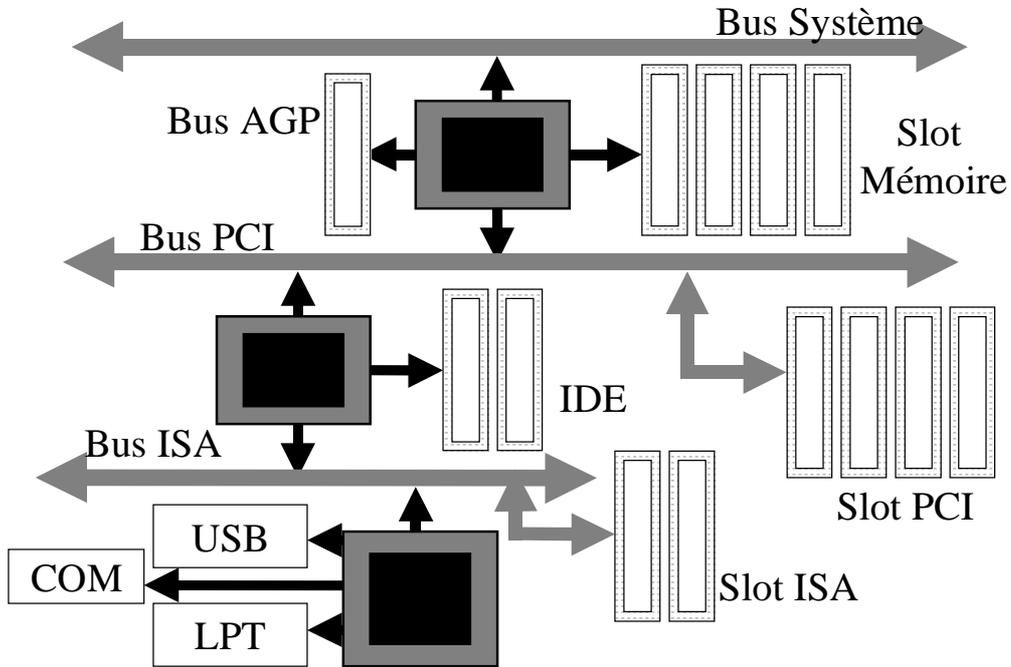
### Réseau de terrain

#### Exemple de mise en œuvre : Réseau Modbus

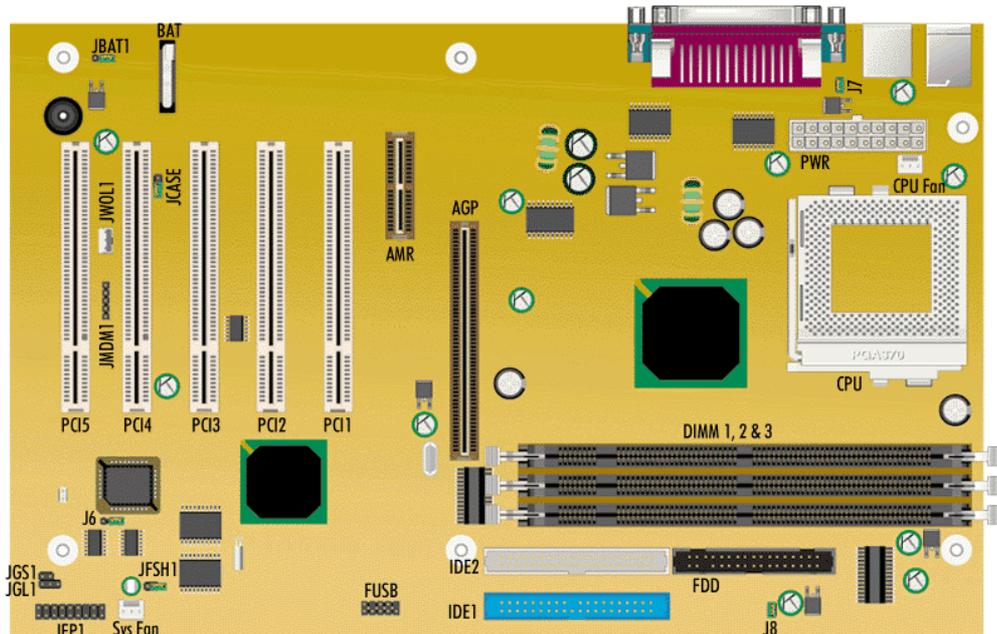
				Function Codes		
				code	Sub code	(hex)
Data Access	Bit access	Physical Discrete Inputs	Read Input Discrete	02		02
		Internal Bits Or Physical coils	Read Coils	01		01
			Write Single Coil	05		05
			Write Multiple Coils	15		0F
	16 bits access	Physical Input Registers	Read Input Register	04		04
		Internal Registers Or Physical Output Registers	Read Multiple Registers	03		03
			Write Single Register	06		06
			Write Multiple Registers	16		10
			Read/Write Multiple Registers	23		17
			Mask Write Register	22		16
	File record access	Read File record		20	6	14
		Write File record		21	6	15
Encapsulated Interface			Read Device Identification	43	14	2B



**Entrée sortie normalisée**  
**Bus normalisé**  
**BUS PCI - carte mère d'un PC**

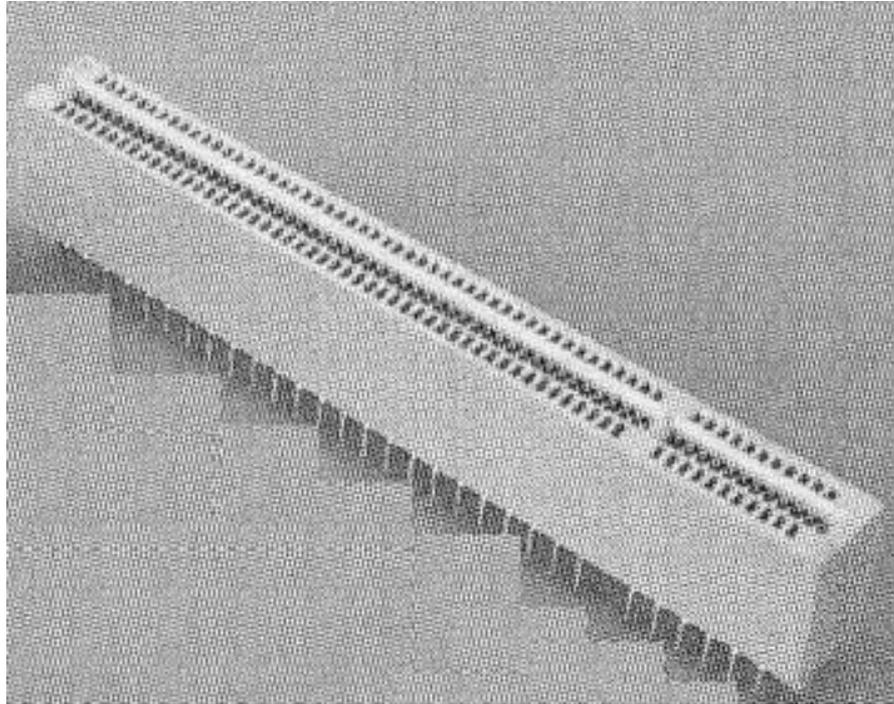


**Entrée sortie normalisée**  
**Bus normalisé**  
**BUS PCI - carte mère d'un PC**

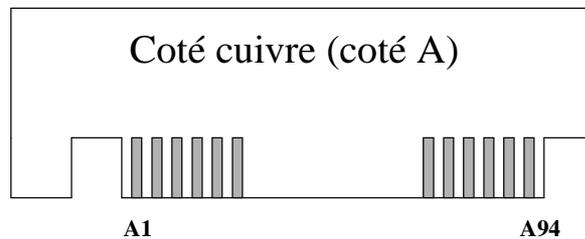




**Entrée sortie normalisée**  
**Bus normalisé**  
**BUS PCI**



**Entrée sortie normalisée**  
**Bus normalisé**  
**BUS PCI**



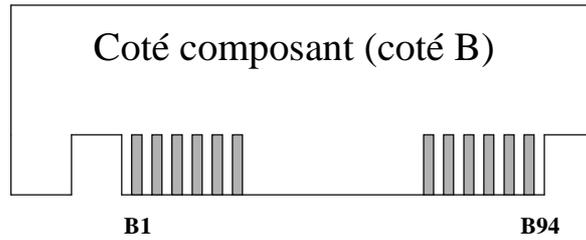
Broches	Nom	Broches	Nom	Broches	Nom	Broches	Nom
A1	TRST	A22 ... A23	AD28 ... AD26	A44	AD15	A91	AD32
A2	+12V	A24	GND10	A45	+3.3V10	A92	RES
A3	TMS	A25	AD24	A46 ... A47	AD13 ... AD11	A93	GND
A4	TDI	A26	IDSEL	A48	GND19	A70 ... A71	AD60 ... AD58
A5	+5V	A27	+3.3V03	A49	AD9	A72	GND
A6 ... A5	INTA ... INTC	A28 ... A29	AD22 ... AD20	A52	C/BE0	A73	AD56
A8	+5V	A30	GND12	A53	+3.3V11	A74	AD54
A9	RESV01	A31 ... A32	AD18 ... AD16	A54 ... AD55	AD6 ... AD4	A75	+5V
A10	+5V	A33	+3.3V05	A56	GND21	A76 ... A77	AD52 ... AD50
A11	RESV03	A34	FRAME	A57 ... A58	AD2 ... AD0	A78	GND
A12 ... A13	GND03 ... GND05	A35	GND14	A59	+5V	A79 ... A80	AD48 ... AD46
A14	RESV05	A36	TRDY	A60	REQ64	A81	GND
A15	RESET	A37	GND15	A61 ... A62	Vcc11 ... Vcc 13	A82 ... A83	AD44 ... AD42
A16	+5V	A38	STOP	A63	GND	A84	+5V
A17	GNT	A39	+3.3V07	A64 .. A65	C/BE[7] ... C/BE[5]	A85 ... A86	AD40 ... AD38
A18	GND08	A40	SDONE	A66	+5V	A87	GND
A19	RESV06	A41	SBO	A67	PAR64	A88 ... A89	AD36 ... AD34
A20	AD30	A42	GND17	A68	AD62	A90	GND
A21	+3.3V01	A43	PAR	A69	GND	A94	RES



# Entrée sortie normalisée

## Bus normalisé

### BUS PCI



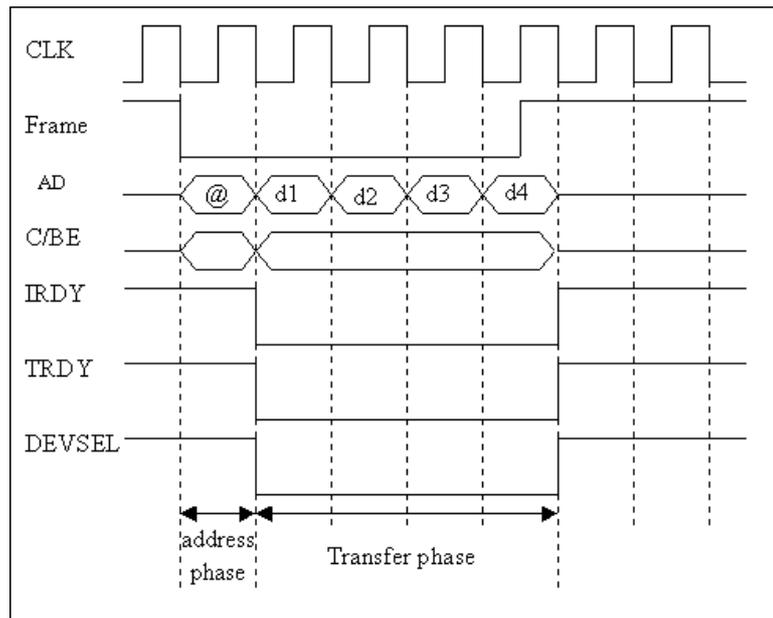
Broches	Nom	Broches	Nom	Broches	Nom	Broches	Nom
B1	-12V	B23	AD27	B44	C/BE1	B65 ... B66	C/BE[6] ... C/BE[4]
B2	TCK	B24	AD25	B45	AD14	B67	GND
B3	GND	B25	+3.3V	B46	GND18	B68 ... B69	AD63 ... AD61
B4	TDO	B26	C/BE3	B47	AD12	B70	+5V
B5	+5V	B27	AD23	B48	AD10	B71 ... B72	AD59 ... AD57
B6	+5V	B28	GND	B49	GND20	B73	GND
B7	INTR	B30	AD19	B50	(OPEN)	B74 ... B75	AD55 ... AD53
B9	PRSNT1	B31	+3.3V	B51	(OPEN)	B76	GND
B10	RES	B32	AD17	B52	AD8	B77 ... B78	AD51 ... AD49
B11	PRSNT2	B33	C/BE2	B53	AD9	B79	+5V
B12 ... B13	GND	B34	GND13	B54	+3.3V12	B80 ... B81	AD47 ... AD45
B14	RES	B35	IRDY	B55 ... B56	AD5	B82	GND
B15	GND	B36	+3.3V06	B56	AD3	B83 ... B84	AD43 ... AD41
B16	CLK	B37	DEVSEL	B57	GND22	B85	GND
B17	GND	B38	GND16	B58	AD1	B86 ... B87	AD39 ... AD37
B18	REQ	B39	LOCK	B59	VCC08	B88	+5V
B19	+5V	B40	PERR	B60	ACK64	B89 ... B90	AD35 ... AD33
B20	AD31	B41	+3.3V08	B61 ... B62	Vcc10 ... Vcc 12	B91	GND
B21	AD29	B42	SERR	B63	RES	B92 ... B93	RES



# Entrée sortie normalisée

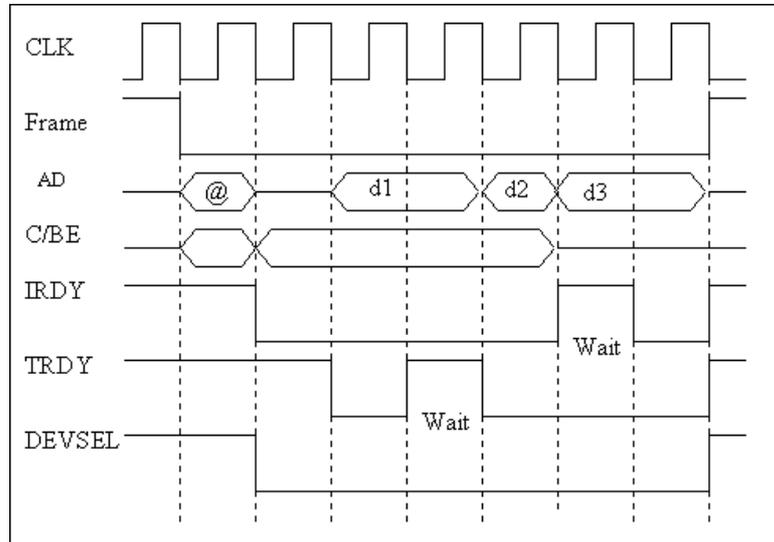
## Bus normalisé

### BUS PCI





**Entrée sortie normalisée**  
**Bus normalisé**  
**BUS PCI**



**Entrée sortie normalisée**  
**Bus normalisé**  
**BUS SCSI**

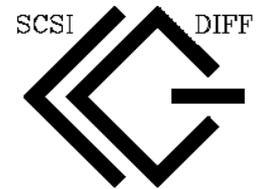
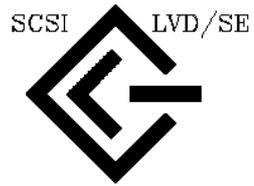
référence de la norme	Fréquence (MHz)	Débit (Mo/s)	Longueur maxi			Nombre d'unité max.
			Asymétrique	HVD	LVD	
SCSI-I	5	5	6	25	x	8
Fast	10	10	6	25	25	8
Fast wide	10	20	6	25	25	16
Ultra	20	20	3	25	25	4
Ultra wide	20	40	x	25	25	16
Ultra wide	20	40	1,5	25	25	8
Ultra wide	20	40	3	25	25	4
Ultra -2	40	40	x	12	12	8
Ultra -2	40	40	x	25	25	2
Ultra -2 wide	40	80	x	12	12	16
Ultra -2 wide	40	80	x	25	25	2



**Entrée sortie normalisée**

**Bus normalisé**

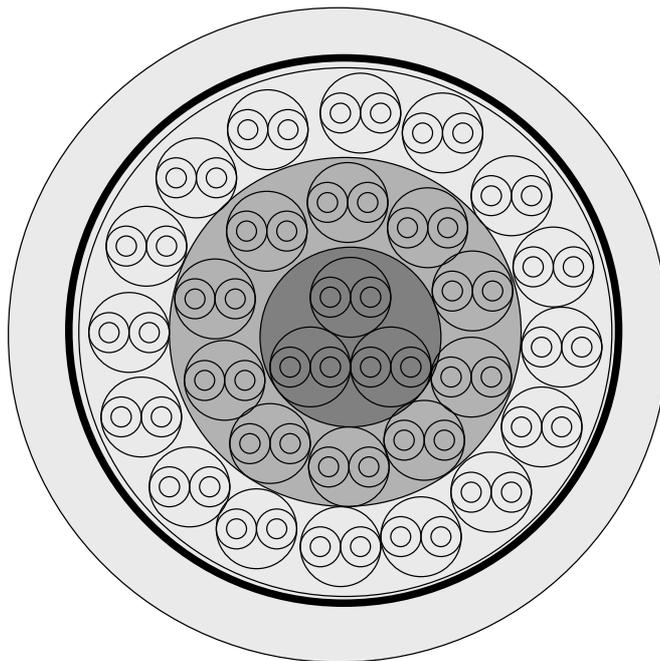
**BUS SCSI**



**Entrée sortie normalisée**

**Bus normalisé**

**BUS SCSI**

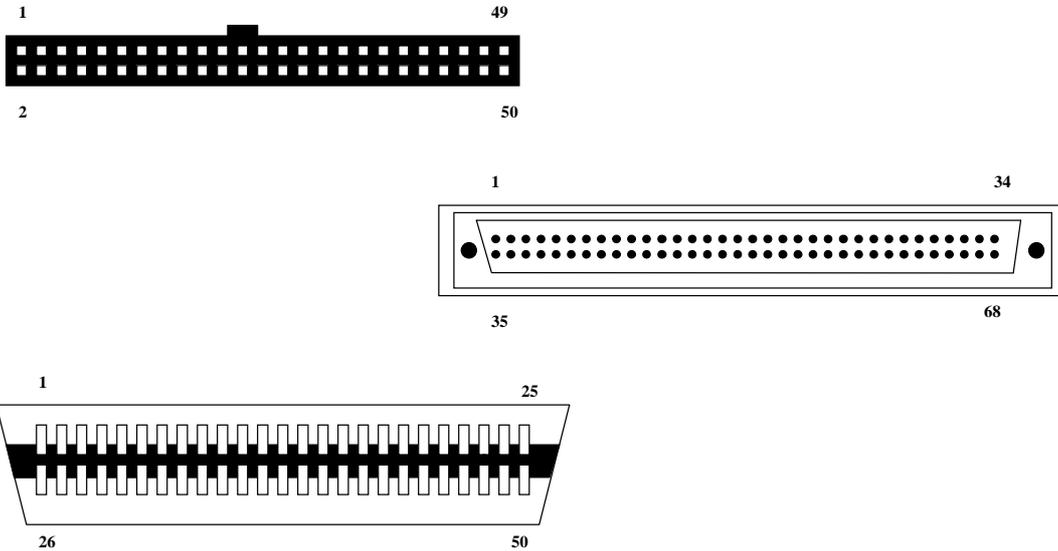




# Entrée sortie normalisée

## Bus normalisé

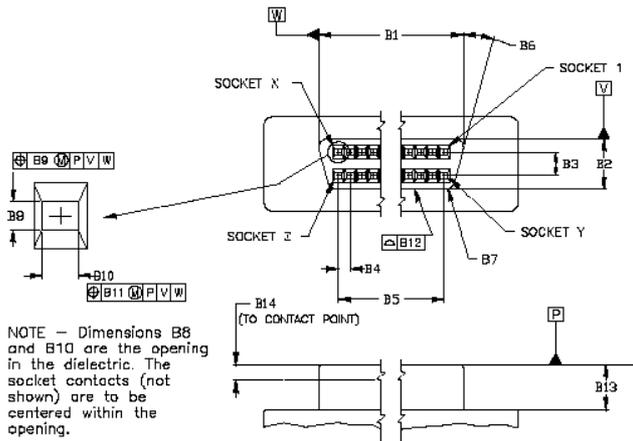
### BUS SCSI



# Entrée sortie normalisée

## Bus normalisé

### BUS SCSI



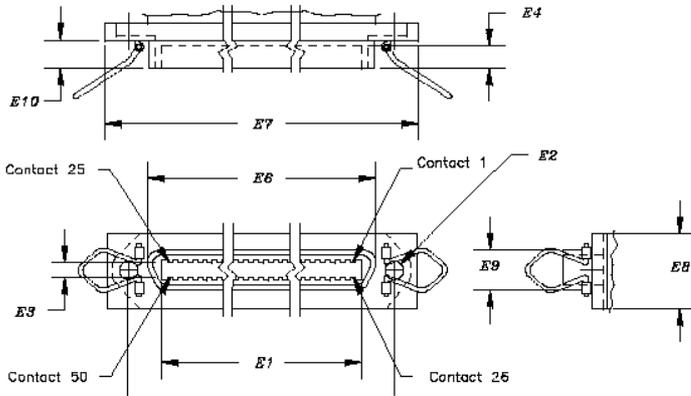
Dimensions	50 Position		68 Position	
	Millimeters	Inches	Millimeters	Inches
B1	34,70	1,366	46,13	1,816
B2	5,54	0,218	5,54	0,218
B3	2,54	0,100	2,54	0,100
B4	1,27	0,050	1,27	0,050
B5	30,48	1,200	41,91	1,650
B6	1,59	0,063	1,59	0,063
B7	1,00 R	0,039 R	1,00 R	0,039 R
B8	0,61±0,05	0,024±0,002	0,61±0,05	0,024±0,002
B9	0,15	0,006	0,15	0,006
B10	0,86±0,10	0,034±0,004	0,86±0,10	0,034±0,004
B11	0,15	0,006	0,15	0,006
B12	0,05	0,002	0,05	0,002
B13	5,00±0,13	0,197±0,005	5,00±0,13	0,197±0,005
B14	1,75 MAX	0,069 MAX	1,75 MAX	0,069 MAX
SOCKET X	25		34	
SOCKET Y	26		35	
SOCKET Z	50		68	



# Entrée sortie normalisée

## Bus normalisé

### BUS SCSI



Dimensions	mm	in
E7	56,39 min.	2,220 min.
E2 1)	2,62 min.	0,103 min.
E3	3,99 min.	0,157 min.
E4	5,84 min.	0,230 min.
E5	74,85	2,947
E6	64,29 max.	2,531 max.
E7 2)	83,06	3,270
E8 2)	15,24	0,600
E9	12,04 max.	0,474 max.
E10	9,78 max.	0,385 max.
E11	2,16	0,085
E12	15°±2°	15°±2°

NOTE - Tolerances ± 0,127 mm (0,005 in) non-cumulative, unless specified otherwise.

1) This dimension is selected to accommodate 4-40 or 6-32 threaded screws.

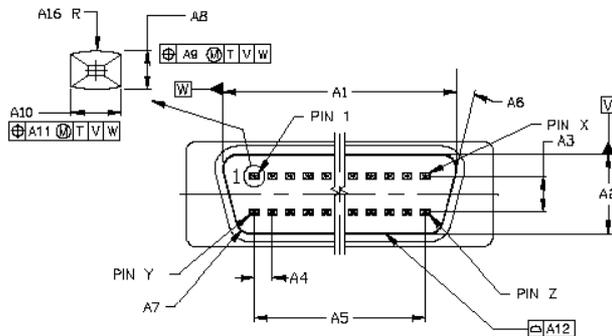
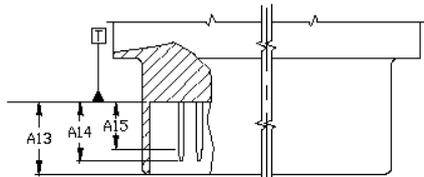
2) These dimensions are shown for reference only.



# Entrée sortie normalisée

## Bus normalisé

### BUS SCSI



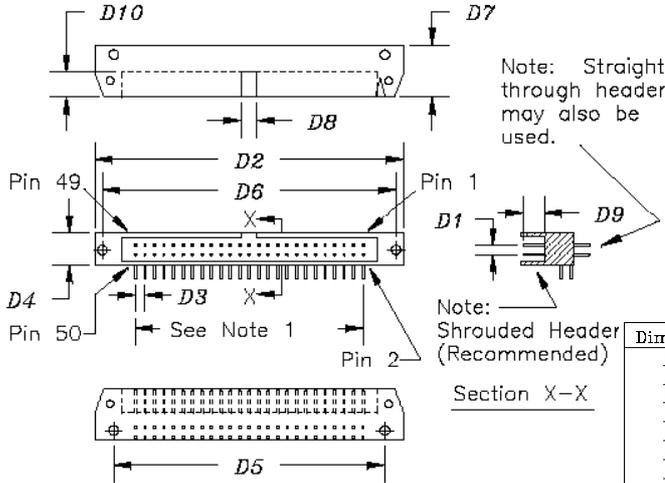
Dimensions	50 Position		68 Position	
	Millimeters	Inches	Millimeters	Inches
A1	34,85	1,372	46,28	1,822
A2	5,69	0,224	5,69	0,224
A3	2,54	0,100	2,54	0,100
A4	1,27	0,050	1,27	0,050
A5	30,48	1,200	41,91	1,650
A6	15*	15*	15*	15*
A7	1,04 R	0,041 R	1,04 R	0,041 R
A8	0,396±0,010	0,0156±0,0004	0,396±0,010	0,0156±0,0004
A9	0,23	0,009	0,23	0,009
A10	0,61±0,03	0,024±0,001	0,61±0,03	0,024±0,001
A11	0,23	0,009	0,23	0,009
A12	0,05	0,002	0,05	0,002
A13	5,18±0,15	0,203±0,006	5,18±0,15	0,203±0,006
A14	4,39 MAX	0,173 MAX	4,39 MAX	0,173 MAX
A15	3,02 MIN	0,119 MIN	3,02 MIN	0,119 MIN
A16	1,02±0,25	0,040±0,010	1,02±0,25	0,040±0,010
PIN X		25		34
PIN Y		26		35
PIN Z		50		68



# Entrée sortie normalisée

## Bus normalisé

### BUS SCSI



Dimension	mm	in	Comments
D1	2,54	0,100	
D2	82,80	3,260	Reference Only
D3	2,54	0,100	
D4	8,89	0,350	Reference Only
D5	72,64	2,860	Reference Only
D6	78,74	3,100	Reference Only
D7	13,94	0,549	Reference Only
D8	4,19±0,25	0,165±0,010	
D9	6,10	0,240	
D10	6,60	0,260	Reference Only

NOTES

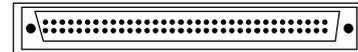
- Two rows of twenty five contacts on 2,540 mm (0,100 in) spacing = 60,960 mm (2,400 in).
- Tolerances ±0,127 mm (0,005 in) non-cumulative, unless specified otherwise.



# Entrée sortie normalisée

## Bus normalisé

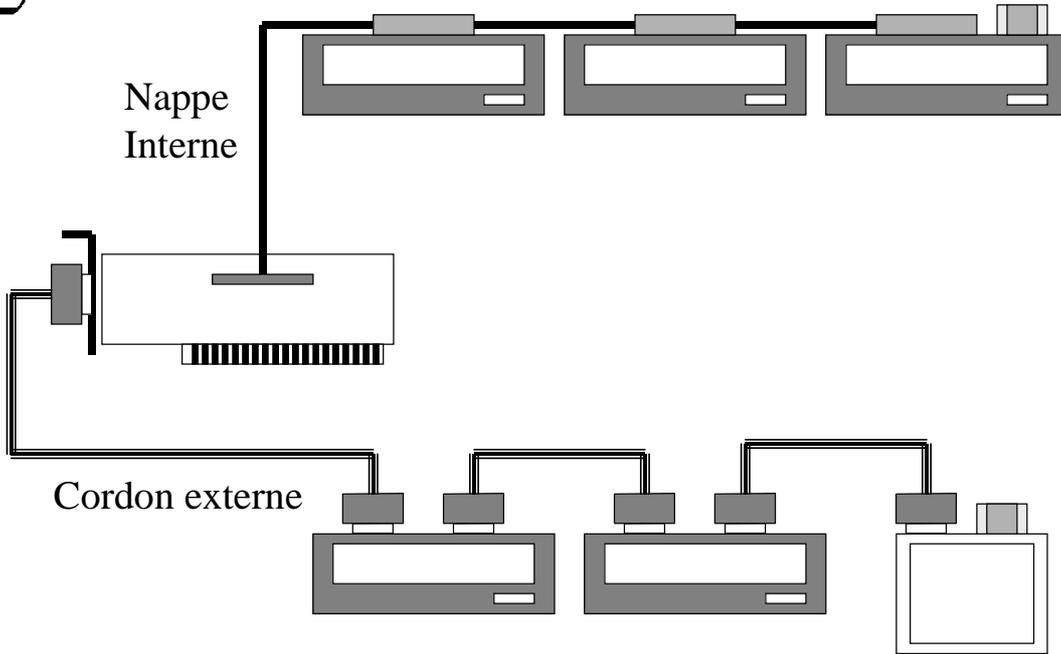
### BUS SCSI



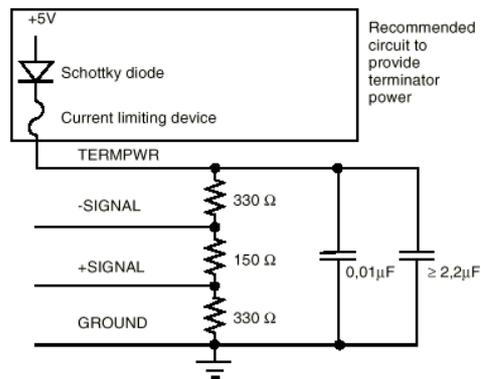
Broches	Nom	Broches	Nom	Broches	Nom	Broches	Nom
1	Masse	18	TERMPWR	35	DB12	52	TERMPWR
2	Masse	19	Réservé	36	DB13	53	Réservé
3	Masse	20	Masse	37	DB14	54	Masse
4	Masse	21	Masse	38	DB15	55	ATN
5	Masse	22	Masse	39	parité1	56	Masse
6	Masse	23	Masse	40	DB0	57	BSY
7	Masse	24	Masse	41	DB1	58	ACK
8	Masse	25	Masse	42	DB2	59	RST
9	Masse	26	Masse	43	DB3	60	MSG
10	Masse	27	Masse	44	DB4	61	SEL
11	Masse	28	Masse	45	DB5	62	C/D
12	Masse	29	Masse	46	DB6	63	REQ
13	Masse	30	Masse	47	DB7	64	I/O
14	Masse	31	Masse	48	Parité 2	65	DB8
15	Masse	32	Masse	49	Masse	66	DB9
16	Masse	33	Masse	50	Masse	67	DB10
17	TERMPWR	34	Masse	51	TERMPWR	68	DB11



**Entrée sortie normalisée**  
**Bus normalisé**  
**BUS SCSI**



**Entrée sortie normalisée**  
**Bus normalisé**  
**BUS SCSI**





**Entrée sortie normalisée**

**Bus normalisé**

**BUS SCSI**

