

Etude d'un additionneur



Exercice n°1 :

La table de vérité d'un additionneur deux bits est la suivante :

a	b	Σ	R
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

où Σ est le résultat de la somme et R la retenue. Proposer un schéma logique (demi adder) permettant de réaliser Σ et R. Le simuler.

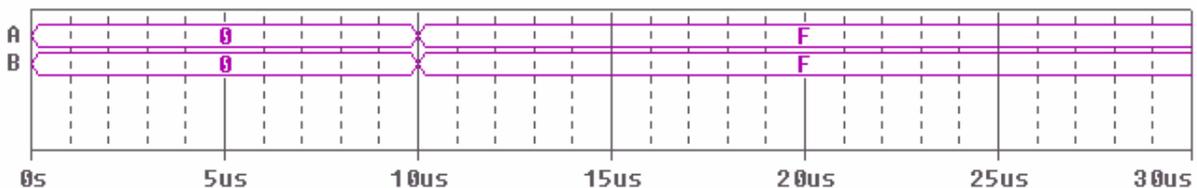
Exercice n°2 :

Donner la table de vérité d'un additionneur trois bits. Montrer que l'on peut réaliser cet additionneur avec deux demi adder. En déduire un schéma logique. Le simuler.

Exercice n°3 :

3.1 – En étudiant la documentation technique du 7482 expliquer à quoi sert l'entrée C0 de l'additionneur.

3.2 – Proposer un montage réalisant un additionneur 2*4bits. Le Simuler à l'aide des signaux suivants :



3.3 – Grossir la courbe en sortie entre 10us et 10.2us. Justifier le résultat observé.

3.4 – Refaire la même manipulation avec un circuit 7483. Justifier le résultat observé.

Problème

En vous inspirant de la démarche proposer dans l'exercice n°1 et l'exercice n°2 pour aboutir à un additionneur complet, proposer la réalisation d'un soustracteur complet à l'aide de porte logique. Le simuler. Démontrer le bon fonctionnement à l'enseignant.

Proposer un montage permettant de réaliser un système qui soit additionneur ou soustracteur en fonction d'un bit de choix. Le simuler. Démontrer le bon fonctionnement à l'enseignant.